

Bank Number	Index within I/O Bank (2)	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	HPS Function (3)	Non-Dedicated Tx/Rx Channel	Dedicated Tx/Rx Channel	Soft CDR Support	U19	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
1C			REFCLK_GXBL1C_CHTp							K20				
1C			REFCLK_GXBL1C_CHTn							K19				
1C			GXBL1C_TX_CH5n							C21				
1C			GXBL1C_TX_CH5p							C22				
1C			GXBL1C_RX_CH5n,GXBL1C_REFCLK5n							A19				
1C			GXBL1C_RX_CH5p,GXBL1C_REFCLK5p							A20				
1C			GXBL1C_TX_CH4n							G21				
1C			GXBL1C_TX_CH4p							G22				
1C			GXBL1C_RX_CH4n,GXBL1C_REFCLK4n							E21				
1C			GXBL1C_RX_CH4p,GXBL1C_REFCLK4p							E22				
1C			GXBL1C_TX_CH3n							L21				
1C			GXBL1C_TX_CH3p							L22				
1C			GXBL1C_RX_CH3n,GXBL1C_REFCLK3n							J21				
1C			GXBL1C_RX_CH3p,GXBL1C_REFCLK3p							J22				
1C			GXBL1C_TX_CH2n							R21				
1C			GXBL1C_TX_CH2p							R22				
1C			GXBL1C_RX_CH2n,GXBL1C_REFCLK2n							N21				
1C			GXBL1C_RX_CH2p,GXBL1C_REFCLK2p							N22				
1C			GXBL1C_TX_CH1n							W21				
1C			GXBL1C_TX_CH1p							W22				
1C			GXBL1C_RX_CH1n,GXBL1C_REFCLK1n							U21				
1C			GXBL1C_RX_CH1p,GXBL1C_REFCLK1p							U22				
1C			GXBL1C_TX_CH0n							AA21				
1C			GXBL1C_TX_CH0p							AA22				
1C			GXBL1C_RX_CH0n,GXBL1C_REFCLK0n							Y19				
1C			GXBL1C_RX_CH0p,GXBL1C_REFCLK0p							Y20				
1C			REFCLK_GXBL1C_CHBp							M20				
1C			REFCLK_GXBL1C_CHBn							M19				
2L	47	VREFB2LNO	IO				DIFFIO2L_1n		No	D9	D00	D00	D00	D00
2L	46	VREFB2LNO	IO				DIFFIO2L_1p		No	D8	D00	D00	D00	D00
2L	45	VREFB2LNO	IO				DIFFIO2L_2n		No	D10	D0Sn0	D00	D00	D00
2L	44	VREFB2LNO	IO				DIFFIO2L_2p		No	E10	D0S0	D00	D00	D00
2L	43	VREFB2LNO	IO				DIFFIO2L_3n		No	F11	D00	D00	D00	D00
2L	42	VREFB2LNO	IO				DIFFIO2L_3p		No	E11	D00	D00	D00	D00
2L	41	VREFB2LNO	IO				DIFFIO2L_4n		No	F9	D0Sn1	D0Sn0/CQn0	D00	D00
2L	40	VREFB2LNO	IO				DIFFIO2L_4p		No	E9	D0S1	D0S0/CQ0	D00	D00
2L	39	VREFB2LNO	IO				DIFFIO2L_5n		No	E12	D01	D00	D00	D00
2L	38	VREFB2LNO	IO				DIFFIO2L_5p		No	D12	D01	D00	D00	D00
2L	37	VREFB2LNO	IO				DIFFIO2L_6n		No	H11	DQ1	D00	D0Sn0/CQn0	D00
2L	36	VREFB2LNO	IO				DIFFIO2L_6p		No	G11	DQ1	D00	D0S0/CQ0	D00
2L	35	VREFB2LNO	IO				DIFFIO2L_7n		No	C8	DQ2	DQ1	D00	D00
2L	34	VREFB2LNO	IO				DIFFIO2L_7p		No	B9	DQ2	DQ1	D00	D00
2L	33	VREFB2LNO	IO				DIFFIO2L_8n		No	A10	D0Sn2	DQ1	D00	D00
2L	32	VREFB2LNO	IO				DIFFIO2L_8p		No	A11	DQ2	DQ1	D00	D00
2L	31	VREFB2LNO	IO				DIFFIO2L_9n		No	C10	DQ2	DQ1	D00	D00
2L	30	VREFB2LNO	IO				DIFFIO2L_9p		No	C11	DQ2	DQ1	D00	D00
2L	29	VREFB2LNO	IO		PLL_2L_CLKOUT1n		DIFFIO2L_10n		No	B8	D0Sn3	D0Sn1/CQn1	D00	D00
2L	28	VREFB2LNO	IO		PLL_2L_CLKOUT1p,PLL_2L_CLKOUT1,PLL_2L_FB1		DIFFIO2L_10p		No	A8	D0S3	D0S1/CQ1	D00	D00
2L	27	VREFB2LNO	IO				DIFFIO2L_11n		No	A7	DQ3	DQ1	D00	D00
2L	26	VREFB2LNO	IO	RZQ_2L			DIFFIO2L_11p		No	A6	DQ3	DQ1	D00	D00
2L	25	VREFB2LNO	IO	CLK_2L_1n			DIFFIO2L_12n		No	B11	DQ3	DQ1	D00	D00
2L	24	VREFB2LNO	IO	CLK_2L_1p			DIFFIO2L_12p		No	B10	DQ3	DQ1	D00	D00
2L	23	VREFB2LNO	IO	CLK_2L_0n			DIFFIO2L_13n		No	C3	DQ4	DQ2	DQ1	D00
2L	22	VREFB2LNO	IO	CLK_2L_0p			DIFFIO2L_13p		No	D3	DQ4	DQ2	DQ1	D00
2L	21	VREFB2LNO	IO				DIFFIO2L_14n		No	E1	D0Sn4	DQ2	DQ1	D0Sn0/CQn0
2L	20	VREFB2LNO	IO				DIFFIO2L_14p		No	F1	DQ2	DQ2	DQ1	D0S0/CQ0
2L	19	VREFB2LNO	IO		PLL_2L_CLKOUT0n		DIFFIO2L_15n		No	D2	DQ4	DQ2	DQ1	D00
2L	18	VREFB2LNO	IO		PLL_2L_CLKOUT0p,PLL_2L_CLKOUT0,PLL_2L_FB0		DIFFIO2L_15p		No	C2	DQ4	DQ2	DQ1	D00
2L	17	VREFB2LNO	IO				DIFFIO2L_16n		No	G1	D0Sn5	D0Sn2/CQn2	DQ1	D00
2L	16	VREFB2LNO	IO				DIFFIO2L_16p		No	B1	DQ2	DQ2	DQ1	D00
2L	15	VREFB2LNO	IO				DIFFIO2L_17n		No	F2	DQ5	DQ2	DQ1	D00
2L	14	VREFB2LNO	IO				DIFFIO2L_17p		No	E2	DQ5	DQ2	DQ1	D00
2L	13	VREFB2LNO	IO				DIFFIO2L_18n		No	A2	DQ5	DQ2	D0Sn1/CQn1	D00
2L	12	VREFB2LNO	IO				DIFFIO2L_18p		No	A1	DQ5	DQ2	D0S1/CQ1	D00
2L	11	VREFB2LNO	IO				DIFFIO2L_19n		No	B3	DQ6	DQ3	DQ1	D00
2L	10	VREFB2LNO	IO				DIFFIO2L_19p		No	A3	DQ6	DQ3	DQ1	D00
2L	9	VREFB2LNO	IO				DIFFIO2L_20n		No	B4	D0Sn6	DQ3	DQ1	D00
2L	8	VREFB2LNO	IO				DIFFIO2L_20p		No	A5	DQ6	DQ3	DQ1	D00
2L	7	VREFB2LNO	IO				DIFFIO2L_21n		No	C7	DQ6	DQ3	DQ1	D00
2L	6	VREFB2LNO	IO				DIFFIO2L_21p		No	D7	DQ6	DQ3	DQ1	D00
2L	5	VREFB2LNO	IO				DIFFIO2L_22n		No	B6	D0Sn7	D0Sn3/CQn3	DQ1	D00
2L	4	VREFB2LNO	IO				DIFFIO2L_22p		No	C6	DQ7	D0S3/CQ3	DQ1	D00
2L	3	VREFB2LNO	IO				DIFFIO2L_23n		No	E7	DQ7	DQ3	DQ1	D00
2L	2	VREFB2LNO	IO				DIFFIO2L_23p		No	F8	DQ7	DQ3	DQ1	D00
2L	1	VREFB2LNO	IO				DIFFIO2L_24n		No	B5	DQ7	DQ3	DQ1	D00
2L	0	VREFB2LNO	IO				DIFFIO2L_24p		No	C5	DQ7	DQ3	DQ1	D00
2K	47	VREFB2KNO	IO				LVDS2K_1n		No	G15	DQ8	DQ4	DQ2	DQ1
2K	46	VREFB2KNO	IO				LVDS2K_1p		No	G16	DQ8	DQ4	DQ2	DQ1
2K	45	VREFB2KNO	IO				LVDS2K_2n		Yes	E15	D0Sn8	DQ4	DQ2	DQ1
2K	44	VREFB2KNO	IO				LVDS2K_2p		Yes	D15	D0S8	DQ4	DQ2	DQ1
2K	43	VREFB2KNO	IO				LVDS2K_3n		No	E16	DQ8	DQ4	DQ2	DQ1
2K	42	VREFB2KNO	IO				LVDS2K_3p		No	F16	DQ8	DQ4	DQ2	DQ1
2K	41	VREFB2KNO	IO				LVDS2K_4n		Yes	H16	D0Sn9	D0Sn4/CQn4	DQ2	DQ1
2K	40	VREFB2KNO	IO				LVDS2K_4p		Yes	H15	D0S9	D0S4/CQ4	DQ2	DQ1
2K	39	VREFB2KNO	IO				LVDS2K_5n		No	F14	DQ9	DQ4	DQ2	DQ1
2K	38	VREFB2KNO	IO				LVDS2K_5p		No	G14	DQ9	DQ4	DQ2	DQ1
2K	37	VREFB2KNO	IO				LVDS2K_6n		Yes	H13	DQ9	DQ4	D0Sn2/CQn2	DQ1
2K	36	VREFB2KNO	IO				LVDS2K_6p		Yes	H12	DQ9	DQ4	D0S2/CQ2	DQ1
2K	35	VREFB2KNO	IO				LVDS2K_7n		No	A16	DQ10	DQ5	DQ2	DQ1
2K	34	VREFB2KNO	IO				LVDS2K_7p		No	A17	DQ10	DQ5	DQ2	DQ1
2K	33	VREFB2KNO	IO				LVDS2K_8n		Yes	C17	D0Sn10	DQ5	DQ2	DQ1
2K	32	VREFB2KNO	IO				LVDS2K_8p		Yes	D17	DQ5	DQ5	DQ2	DQ1
2K	31	VREFB2KNO	IO				LVDS2K_9n		No	B16	DQ10	DQ5	DQ2	DQ1
2K	30	VREFB2KNO	IO				LVDS2K_9p		No	C16	DQ10	DQ5	DQ2	DQ1
2K	29	VREFB2KNO	IO		PLL_2K_CLKOUT1n		LVDS2K_10n		Yes	C18	D0Sn11	D0Sn5/CQn5	DQ2	DQ1
2K	28	VREFB2KNO	IO		PLL_2K_CLKOUT1p,PLL_2K_CLKOUT1,PLL_2K_FB1		LVDS2K_10p		Yes	C19	D0S11	D0S5/CQ5	DQ2	DQ1
2K	27	VREFB2KNO	IO				LVDS2K_11n		No	D19	DQ11	DQ5	DQ2	DQ1
2K	26	VREFB2KNO	IO		RZQ_2K		LVDS2K_11p		No	E19	DQ11	DQ5	DQ2	DQ1
2K	25	VREFB2KNO	IO		CLK_2K_1n		LVDS2K_12n		Yes	C15	DQ11	DQ5	DQ2	DQ1
2K	24	VREFB2KNO	IO		CLK_2K_1p		LVDS2K_12p		Yes	B15	DQ11	DQ5	DQ2	DQ1
2K	23	VREFB2KNO	IO		CLK_2K_0n		LVDS2K_13n		No	K17	DQ12	DQ6	DQ3	DQ1
2K	22	VREFB2KNO	IO		CLK_2K_0p		LVDS2K_13p		No	J17	DQ12	DQ6	DQ3	DQ1
2K	21	VREFB2KNO	IO				LVDS2K_14n		Yes	E17	D0Sn12	DQ6	DQ3	D0Sn1/CQn1
2K	20	VREFB2KNO	IO				LVDS2K_14p		Yes	E18	D0S12	DQ6	DQ3	D0S1/CQ1
2K	19	VREFB2KNO	IO		PLL_2K_CLKOUT0n		LVDS2K_15n		No	H17	DQ12	DQ6	DQ3	DQ1
2K	18	VREFB2KNO	IO		PLL_2K_CLKOUT0p,PLL_2K_CLKOUT0,PLL_2K_FB0		LVDS2K_15p		No	G18	DQ12	DQ6	DQ3	DQ1
2K	17	VREFB2KNO	IO				LVDS2K_16n		Yes	F19	D0Sn13	D0Sn6/CQn6	DQ3	DQ1
2K	16	VREFB2KNO	IO				LVDS2K_16p		Yes	G19	D0S13	D0S6/CQ6	DQ3	DQ1
2K	15	VREFB2KNO	IO				LVDS2K_17n		No	F18	DQ13	DQ6	DQ3	DQ1
2K	14	VREFB2KNO	IO				LVDS2K_17p		No	F17	DQ13	DQ6	DQ3	DQ1
2K	13	VREFB2KNO	IO				LVDS2K_18n		Yes	M17	DQ13	DQ6	D0Sn3/CQn3	DQ1
2K	12	VREFB2KNO	IO				LVDS2K_18p		Yes	L17	DQ13	DQ6	D0S3/CQ3	DQ1
2K	11	VREFB2KNO	IO				LVDS2K_19n		No	D14	DQ14	DQ7	DQ3	DQ1
2K	10	VREFB2KNO	IO				LVDS2K_19p		No	E14	DQ14	DQ7	DQ3	DQ1
2K	9	VREFB2KNO	IO				LVDS2K_20n		Yes	B13	D0Sn14	DQ7	DQ3	DQ1
2K	8	VREFB2KNO	IO				LVDS2K_20p		Yes	C13	D0S14	DQ7	DQ3	DQ1
2K	7	VREFB2KNO	IO				LVDS2K_21n		No	A13	DQ14	DQ7	DQ3	DQ1
2K	6	VREFB2KNO	IO				LVDS2K_21p		No					



Bank Number	Index within I/O Bank (2)	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	HPS Function (3)	Non-Dedicated Tx/Rx Channel	Dedicated Tx/Rx Channel	Soft CDR Support	U19	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
CSS			nCE		nCE					R5				
CSS			nCS00		nCS00					W5				
CSS			nCS01		nCS01					N1				
CSS			nCS02		nCS02					L2				
CSS			AS_DATA0,ASDO		AS_DATA0,ASDO					R2				
CSS			AS_DATA1		AS_DATA1					N2				
CSS			AS_DATA2		AS_DATA2					P2				
CSS			AS_DATA3		AS_DATA3					V5				
CSS			DCLK		DCLK					T2				
			ADCGND							F4				
			GND							G10				
			GND							G9				
			GND							J10				
			GND							J9				
			GND							K10				
			GND							K11				
			GND							K9				
			GND							H10				
			GND							A14				
			GND							A18				
			GND							A21				
			GND							A4				
			GND							A9				
			GND							AA10				
			GND							AA15				
			GND							AA18				
			GND							AA19				
			GND							AA20				
			GND							AA5				
			GND							AB12				
			GND							AB2				
			GND							AB20				
			GND							AB21				
			GND							AB22				
			GND							AB7				
			GND							B12				
			GND							B17				
			GND							B18				
			GND							B19				
			GND							B2				
			GND							B20				
			GND							B21				
			GND							B22				
			GND							B7				
			GND							C14				
			GND							C20				
			GND							C4				
			GND							D1				
			GND							D18				
			GND							D20				
			GND							D21				
			GND							D22				
			GND							D6				
			GND							E13				
			GND							E20				
			GND							E3				
			GND							E8				
			GND							F20				
			GND							F21				
			GND							F22				
			GND							F5				
			GND							G12				
			GND							G17				
			GND							G2				
			GND							G20				
			GND							G7				
			GND							H18				
			GND							H19				
			GND							H20				
			GND							H21				
			GND							H22				
			GND							H4				
			GND							H9				
			GND							J11				
			GND							J16				
			GND							J18				
			GND							J6				
			GND							K13				
			GND							K18				
			GND							K21				
			GND							K22				
			GND							K8				
			GND							L10				
			GND							L15				
			GND							L18				
			GND							L20				
			GND							L5				
			GND							M12				
			GND							M18				
			GND							N2				
			GND							N21				
			GND							N22				
			GND							N7				
			GND							N14				
			GND							N18				
			GND							N4				
			GND							N9				
			GND							P1				
			GND							P11				
			GND							P16				
			GND							P18				
			GND							P19				
			GND							P20				
			GND							P21				
			GND							P22				
			GND							P6				
			GND							R13				
			GND							R20				
			GND							R3				
			GND							R8				
			GND							T10				
			GND							T20				
			GND							T21				
			GND							T22				
			GND							T5				
			GND							U17				
			GND							U2				
			GND							U20				
			GND							U7				

Bank Number	Index within I/O Bank (2)	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	HPS Function (3)	Non-Dedicated Tx/Rx Channel	Dedicated Tx/Rx Channel	Soft CDR Support	U19	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND							Y20				
			GND							Y21				
			GND							Y22				
			GND							V4				
			GND							W1				
			GND							W11				
			GND							W16				
			GND							W18				
			GND							W19				
			GND							W20				
			GND							Y13				
			GND							Y18				
			GND							Y21				
			GND							Y22				
			GND							Y3				
			GNDSENSE							N9				
			VCC							J12				
			VCC							J13				
			VCC							K15				
			VCC							K16				
			VCC							K6				
			VCC							L11				
			VCC							L12				
			VCC							L13				
			VCC							L14				
			VCC							L16				
			VCC							L6				
			VCC							L7				
			VCC							L8				
			VCC							L9				
			VCC							M10				
			VCC							M14				
			VCC							M15				
			VCC							M16				
			VCC							M6				
			VCC							N10				
			VCC							N11				
			VCC							N12				
			VCC							N13				
			VCC							N16				
			VCC							N6				
			VCC							N7				
			VCC							P10				
			VCC							P13				
			VCC							P15				
			VCC							P7				
			VCC							P8				
			VCC							P9				
			VCC							R11				
			VCC							R12				
			VCC							R15				
			VCC							R16				
			VCC							R6				
			VCC							R7				
			VCCPT							J14				
			VCCPT							J8				
			VCCPT							R14				
			VCCPT							R9				
			DNU							AB17				
			DNU							AB18				
			DNU							R4				
			DNU							T4				
			DNU							P4				
			VCCPGM							T9				
			VCCPGM							U9				
			TEMPDIODEn							E4				
			TEMPDIODEp							E5				
			VCCBAT							T8				
			VCCA_PLL							M11				
			VCCA_PLL							M13				
			VCCIO2A							V9				
			VCCIO2A							W6				
			VCCIO2A							Y8				
			VCCIO2J							T15				
			VCCIO2J							U12				
			VCCIO2J							V14				
			VCCIO2K							D16				
			VCCIO2K							F15				
			VCCIO2K							H14				
			VCCIO2L							C9				
			VCCIO2L							D11				
			VCCIO2L							F10				
			VCCIO3B							J1				
			VCCIO3B							K2				
			VCCIO3B							K3				
2A		VREFB2AN0	VREFB2AN0							T7				
2J		VREFB2JN0	VREFB2JN0							T13				
2K		VREFB2KN0	VREFB2KN0							J15				
2L		VREFB2LN0	VREFB2LN0							F12				
3B		VREFB3BN0	VREFB3BN0							H2				
			VREFP_ADC							F3				
			VREFP_ADC							G3				
			NC							K5				
			NC							J7				
			NC							K7				
			NC							G4				
			NC							J5				
			NC							F6				
			NC							J4				
			NC							K4				
			NC							J3				
			NC							H5				
			NC							G8				
			NC							H7				
			NC							H3				
			NC							G5				
			NC							H6				
			NC							H8				
			NC							G6				
			VCC_GXBL							L19				
			VCCR_GXBL1C							J19				
			VCCR_GXBL1C							J20				
			VCCT_GXBL1C							N19				
			VCCT_GXBL1C							N20				
			RREF_BL							AB19				
			RREF_TL							A22				
			VCCERAM							N15				
			VCCERAM							N8				
			VCCLENS							M8				

Bank Number	Index within I/O Bank (2)	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	HPS Function (3)	Non-Dedicated Tx/Rx Channel	Dedicated Tx/Rx Channel	Soft CDR Support	U19	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			VCCP							K12				
			VCCP							K14				
			VCCP							P12				
			VCCP							P14				
			VSIGN_0							D5				
			VSIGN_1							F7				
			VSIGP_0							D4				
			VSIGP_1							E6				

**Notes:**  
 (1) For more information about pin definition and pin connection guidelines, refer to the [Arria 10 GT, GX, and SX Device Family Pin Connection Guidelines](#).  
 (2) For more information about the external memory interface schemes of the pins with indices, refer to the [Arria10EMIF.xls](#).  
 (3) For more information about the Hard Processor System functions of the corresponding pins, refer to the [Arria10HPS.xls](#).

Bank Number	Index within IO Bank (Z)	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	HPS Function (3)	Non-Dedicated Tx/Rx Channel	Dedicated Tx/Rx Channel	Soft CDR Support	F27	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
IO	1D		REFCLK_GXBL1D_CHTn								L22			
IO	1D		REFCLK_GXBL1D_CHTn								L21			
IO	1D		GXBL1D_TX_CHTp								C26			
IO	1D		GXBL1D_TX_CHTp								C26			
IO	1D		GXBL1D_RX_CHTp	GXBL1D_REFCLK26n							B23			
IO	1D		GXBL1D_RX_CHTp	GXBL1D_REFCLK26p							B24			
IO	1D		GXBL1D_TX_CHTp								E25			
IO	1D		GXBL1D_TX_CHTp								E26			
IO	1D		GXBL1D_RX_CHTp	GXBL1D_REFCLK24n							D23			
IO	1D		GXBL1D_RX_CHTp	GXBL1D_REFCLK24p							D24			
IO	1D		GXBL1D_TX_CHTp								S25			
IO	1D		GXBL1D_TX_CHTp								S26			
IO	1D		GXBL1D_RX_CHTp	GXBL1D_REFCLK23n							F23			
IO	1D		GXBL1D_RX_CHTp	GXBL1D_REFCLK23p							F24			
IO	1D		GXBL1D_TX_CHTp								J25			
IO	1D		GXBL1D_TX_CHTp								J26			
IO	1D		GXBL1D_RX_CHTp	GXBL1D_REFCLK21n							K23			
IO	1D		GXBL1D_RX_CHTp	GXBL1D_REFCLK21p							K24			
IO	1D		GXBL1D_TX_CHTp								L25			
IO	1D		GXBL1D_TX_CHTp								L26			
IO	1D		GXBL1D_RX_CHTp	GXBL1D_REFCLK19n							K23			
IO	1D		GXBL1D_RX_CHTp	GXBL1D_REFCLK19p							K24			
IO	1D		GXBL1D_TX_CHTp								N25			
IO	1D		GXBL1D_TX_CHTp								N26			
IO	1D		GXBL1D_RX_CHTp	GXBL1D_REFCLK17n							M23			
IO	1D		GXBL1D_RX_CHTp	GXBL1D_REFCLK17p							M24			
IO	1D		REFCLK_GXBL1D_CHTn								N22			
IO	1D		REFCLK_GXBL1D_CHTn								N21			
IO	1D		REFCLK_GXBL1D_CHTp								R22			
IO	1D		REFCLK_GXBL1D_CHTp								R21			
IO	1D		GXBL1D_TX_CHTp								R25			
IO	1D		GXBL1D_TX_CHTp								R26			
IO	1D		GXBL1D_RX_CHTp	GXBL1D_REFCLK15n							P23			
IO	1D		GXBL1D_RX_CHTp	GXBL1D_REFCLK15p							P24			
IO	1D		GXBL1D_TX_CHTp								L25			
IO	1D		GXBL1D_TX_CHTp								L26			
IO	1D		GXBL1D_RX_CHTp	GXBL1D_REFCLK13n							T23			
IO	1D		GXBL1D_RX_CHTp	GXBL1D_REFCLK13p							T24			
IO	1D		GXBL1D_TX_CHTp								W25			
IO	1D		GXBL1D_TX_CHTp								W26			
IO	1D		GXBL1D_RX_CHTp	GXBL1D_REFCLK11n							V23			
IO	1D		GXBL1D_RX_CHTp	GXBL1D_REFCLK11p							V24			
IO	1D		GXBL1D_TX_CHTp								AA25			
IO	1D		GXBL1D_TX_CHTp								AA26			
IO	1D		GXBL1D_RX_CHTp	GXBL1D_REFCLK9n							Y23			
IO	1D		GXBL1D_RX_CHTp	GXBL1D_REFCLK9p							Y24			
IO	1D		GXBL1D_TX_CHTp								AC25			
IO	1D		GXBL1D_TX_CHTp								AC26			
IO	1D		GXBL1D_RX_CHTp	GXBL1D_REFCLK7n							AB23			
IO	1D		GXBL1D_RX_CHTp	GXBL1D_REFCLK7p							AB24			
IO	1D		GXBL1D_TX_CHTp								AE25			
IO	1D		GXBL1D_TX_CHTp								AE26			
IO	1D		GXBL1D_RX_CHTp	GXBL1D_REFCLK5n							AD23			
IO	1D		GXBL1D_RX_CHTp	GXBL1D_REFCLK5p							AD24			
IO	1D		REFCLK_GXBL1D_CHTn								LE21			
ZL	47	VREFBAND	IO				DFFP10n_1n	No		E5	D00	D00	D00	D00
ZL	46	VREFBAND	IO				DFFP10n_1p	No		E4	D00	D00	D00	D00
ZL	45	VREFBAND	IO				DFFP10n_2n	No		D5	D00n	D00	D00	D00
ZL	44	VREFBAND	IO				DFFP10n_2p	No		D4	D00n	D00	D00	D00
ZL	43	VREFBAND	IO				DFFP10n_3n	No		E7	D00	D00	D00	D00
ZL	42	VREFBAND	IO				DFFP10n_3p	No		E6	D00	D00	D00	D00
ZL	41	VREFBAND	IO				DFFP10n_4n	No		F4	D00n	D00n	D00	D00
ZL	40	VREFBAND	IO				DFFP10n_4p	No		F3	D00n	D00n	D00	D00
ZL	39	VREFBAND	IO				DFFP10n_5n	No		D6	D00	D00	D00	D00
ZL	38	VREFBAND	IO				DFFP10n_5p	No		G4	D01	D00	D00	D00
ZL	37	VREFBAND	IO				DFFP10n_6n	No		F8	D01	D00n	D00n	D00
ZL	36	VREFBAND	IO				DFFP10n_6p	No		F7	D01	D00	D00n	D00
ZL	35	VREFBAND	IO				DFFP10n_7n	No		E9	D02	D01	D00	D00
ZL	34	VREFBAND	IO				DFFP10n_7p	No		D9	D02	D01	D00	D00
ZL	33	VREFBAND	IO				DFFP10n_8n	No		E11	D02n	D01	D00	D00
ZL	32	VREFBAND	IO				DFFP10n_8p	No		E10	D02	D01	D00	D00
ZL	31	VREFBAND	IO				DFFP10n_9n	No		C7	D02	D01	D00	D00
ZL	30	VREFBAND	IO				DFFP10n_9p	No		C7	D02	D01	D00	D00
ZL	29	VREFBAND	IO		PLL_ZL_CLKOUT1n		DFFP10n_10n	No		D6	D02n	D00n	D00	D00
ZL	28	VREFBAND	IO		PLL_ZL_CLKOUT1p, PLL_ZL_CLKOUT1, PLL_ZL_FB1		DFFP10n_10p	No		D6	D02n	D00n	D00	D00
ZL	27	VREFBAND	IO				DFFP10n_11n	No		D10	D03	D01	D00	D00
ZL	26	VREFBAND	IO		R20_ZL		DFFP10n_11p	No		C10	D03	D01	D00	D00
ZL	25	VREFBAND	IO		CLK_ZL_1n		DFFP10n_12n	No		D5	D03	D01	D00	D00
ZL	24	VREFBAND	IO		CLK_ZL_1p		DFFP10n_12p	No		D5	D03	D01	D00	D00
ZL	23	VREFBAND	IO		CLK_ZL_0n		DFFP10n_13n	No		B6	D04	D01	D00	D00
ZL	22	VREFBAND	IO		CLK_ZL_0p		DFFP10n_13p	No		A6	D04	D01	D00	D00
ZL	21	VREFBAND	IO				DFFP10n_14n	No		B5	D04n	D02	D01	D00n
ZL	20	VREFBAND	IO				DFFP10n_14p	No		A4	D04	D01	D00n	D00
ZL	19	VREFBAND	IO		PLL_ZL_CLKOUT1n		DFFP10n_15n	No		B8	D04	D01	D00	D00
ZL	18	VREFBAND	IO		PLL_ZL_CLKOUT1p, PLL_ZL_CLKOUT1, PLL_ZL_FB0		DFFP10n_15p	No		A7	D04	D01	D00	D00
ZL	17	VREFBAND	IO				DFFP10n_16n	No		B10	D05n	D00n	D00	D00
ZL	16	VREFBAND	IO				DFFP10n_16p	No		B9	D05n	D00n	D00	D00
ZL	15	VREFBAND	IO				DFFP10n_17n	No		B4	D05	D01	D00	D00
ZL	14	VREFBAND	IO				DFFP10n_17p	No		B3	D05	D01	D00	D00
ZL	13	VREFBAND	IO				DFFP10n_18n	No		A9	D05	D02	D00n	D00
ZL	12	VREFBAND	IO				DFFP10n_18p	No		A8	D05	D02	D00n	D00
ZL	11	VREFBAND	IO				DFFP10n_19n	No		D3	D05	D01	D00	D00
ZL	10	VREFBAND	IO				DFFP10n_19p	No		D2	D05	D01	D00	D00
ZL	9	VREFBAND	IO				DFFP10n_20n	No		C3	D05n	D01	D00	D00
ZL	8	VREFBAND	IO				DFFP10n_20p	No		C2	D05n	D01	D00	D00
ZL	7	VREFBAND	IO				DFFP10n_21n	No		C1	D05	D01	D00	D00
ZL	6	VREFBAND	IO				DFFP10n_21p	No		B1	D05	D01	D00	D00
ZL	5	VREFBAND	IO				DFFP10n_22n	No		A3	D05n	D00n	D00	D00
ZL	4	VREFBAND	IO				DFFP10n_22p	No		A2	D05n	D00n	D00	D00
ZL	3	VREFBAND	IO				DFFP10n_23n	No		D7	D07	D01	D00	D00
ZL	2	VREFBAND	IO				DFFP10n_23p	No		E1	D07	D01	D00	D00
ZL	1	VREFBAND	IO				DFFP10n_24n	No		F7	D07	D01	D00	D00
ZL	0	VREFBAND	IO				DFFP10n_24p	No		F1	D07	D01	D00	D00
ZK	47	VREFBAND	IO				LVDSK_1n	No		H8	D08	D04	D02	D01
ZK	46	VREFBAND	IO				LVDSK_1p	No		G8	D08	D04	D02	D01
ZK	45	VREFBAND	IO				LVDSK_2n	Yes		F16	D08n	D04	D02	D01
ZK	44	VREFBAND	IO				LVDSK_2p	Yes		E16	D08n	D04	D02	D01
ZK	43	VREFBAND	IO				LVDSK_3n	No		F17	D08	D04	D02	D01
ZK	42	VREFBAND	IO				LVDSK_3p	No		E17	D08	D04	D02	D01
ZK	41	VREFBAND	IO				LVDSK_4n	Yes		G19	D08n	D00n	D00	D00
ZK	40	VREFBAND	IO				LVDSK_4p	Yes		G20	D08n	D00n	D00	D00
ZK	39	VREFBAND	IO				LVDSK_5n	No		F18	D08	D04	D02	D01
ZK	38	VREFBAND	IO				LVDSK_5p	No		F19	D08	D04	D02	D01
ZK	37	VREFBAND	IO				LVDSK_6n	Yes		E14	D08	D00n	D00n	D00
ZK	36	VREFBAND	IO				LVDSK_6p	Yes		E15	D08	D04	D02n	D01
ZK	35	VREFBAND	IO				LVDSK_7n	No		D10	D08	D04	D02	D01
ZK	34	VREFBAND	IO				LVDSK_7p	No		C21	D08n	D02	D01	D00
ZK	33	VREFBAND	IO				LVDSK_8n	Yes		E19	D08n	D05	D02	D01
ZK	32	VREFBAND	IO				LVDSK_8p	Yes		D19	D08n	D05	D02	D01
ZK	31	VREFBAND	IO				LVDSK_9n	No		D17	D08n	D05	D02	D01
ZK	30	VREFBAND	IO				LVDSK_9p	No		D18	D08n	D05	D02	D01
ZK	29	VREFBAND	IO		PLL_ZK_CLKOUT1n		LVDSK_10n	Yes		E20	D08n	D00n	D00n	D00
ZK	28	VREFBAND	IO		PLL_ZK_CLKOUT1p, PLL_ZK_CLKOUT1, PLL_ZK_FB1		LVDSK_10p	Yes		D20	D08n	D00n	D00n	D00
ZK	27	VREFBAND	IO				LVDSK_11n	No		F21	D08n	D05	D02	D01
ZK	26	VREFBAND	IO		R20_ZK		LVDSK_11p	No		E21	D08n	D05	D02	D01
ZK	25	VREFBAND	IO											



Bank Number	Index within IO Bank (Z)	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	HPS Function (3)	Non-Dedicated Tx/Rx Channel	Dedicated Tx/Rx Channel	SDR CDR Support	F27	DQS for X4	DQS for X8	DQS for X16	DQS for X32
2J	21	VREFBZND	IO					LVDSJ_14n	Yes	AB15	DQS-20	DQ10	DQ6	DQS8/CQ2c
2J	20	VREFBZND	IO					LVDSJ_14p	Yes	AC-15	DQS-20	DQ10	DQ6	DQS8/CQ2c
2J	19	VREFBZND	IO	PLL_2J_CLKOUT0				LVDSJ_14n	No	AD-17	DQS-20	DQ10	DQ6	DQS8/CQ2c
2J	18	VREFBZND	IO	PLL_2J_CLKOUT0; PLL_2J_CLKOUT1; PLL_2J_FBI				LVDSJ_14p	No	AF-18	DQS-20	DQ10	DQ6	DQS8/CQ2c
2J	17	VREFBZND	IO					LVDSJ_14n	Yes	AD17	DQS-21	DQS10/CQ10	DQ6	DQ2
2J	16	VREFBZND	IO					LVDSJ_14p	Yes	AE-17	DQS-21	DQS10/CQ10	DQ6	DQ2
2J	15	VREFBZND	IO					LVDSJ_17n	No	AC-16	DQ-21	DQ10	DQ6	DQ2
2J	14	VREFBZND	IO					LVDSJ_17p	No	AC-17	DQ-21	DQ10	DQ6	DQ2
2J	13	VREFBZND	IO					LVDSJ_17n	Yes	AE-16	DQ-21	DQ10	DQ6	DQS8/CQ2c
2J	12	VREFBZND	IO					LVDSJ_17p	Yes	AF-16	DQ-21	DQ10	DQ6	DQS8/CQ2c
2J	11	VREFBZND	IO					LVDSJ_19n	No	AE10	DQ-22	DQ11	DQ6	DQ2
2J	10	VREFBZND	IO					LVDSJ_19p	No	AF-9	DQ-22	DQ11	DQ6	DQ2
2J	9	VREFBZND	IO					LVDSJ_20n	Yes	AF12	DQS-22	DQ11	DQ6	DQ2
2J	8	VREFBZND	IO					LVDSJ_20p	Yes	AF11	DQS-22	DQ11	DQ6	DQ2
2J	7	VREFBZND	IO					LVDSJ_21n	No	AE15	DQ-22	DQ11	DQ6	DQ2
2J	6	VREFBZND	IO					LVDSJ_21p	No	AE14	DQ-22	DQ11	DQ6	DQ2
2J	5	VREFBZND	IO					LVDSJ_22n	Yes	AD15	DQS-23	DQS11/CQ11	DQ6	DQ2
2J	4	VREFBZND	IO					LVDSJ_22p	Yes	AD14	DQS-23	DQS11/CQ11	DQ6	DQ2
2J	3	VREFBZND	IO					LVDSJ_23n	No	AE12	DQ-23	DQ11	DQ6	DQ2
2J	2	VREFBZND	IO					LVDSJ_23p	No	AE11	DQ-23	DQ11	DQ6	DQ2
2J	1	VREFBZND	IO					LVDSJ_24n	Yes	AF13	DQ-23	DQ11	DQ6	DQ2
2J	0	VREFBZND	IO					LVDSJ_24p	Yes	AF14	DQ-23	DQ11	DQ6	DQ2
2A	47	VREFBZND	IO				DATA0	LVDS2A_1n	No	AE5	DQ-24	DQ12	DQ6	DQ2
2A	46	VREFBZND	IO				DATA1	LVDS2A_1p	No	AE4	DQ-24	DQ12	DQ6	DQ2
2A	45	VREFBZND	IO				DATA2	LVDS2A_2n	Yes	AD9	DQS-24	DQ12	DQ6	DQ2
2A	44	VREFBZND	IO				DATA3	LVDS2A_2p	Yes	AE9	DQS-24	DQ12	DQ6	DQ2
2A	43	VREFBZND	IO				DATA4	LVDS2A_3n	No	AD7	DQ-24	DQ12	DQ6	DQ2
2A	42	VREFBZND	IO				DATA5	LVDS2A_3p	No	AE7	DQ-24	DQ12	DQ6	DQ2
2A	41	VREFBZND	IO				DATA6	LVDS2A_4n	Yes	AF4	DQS-25	DQS12/CQ12	DQ6	DQ2
2A	40	VREFBZND	IO				DATA7	LVDS2A_4p	Yes	AF3	DQS-25	DQS12/CQ12	DQ6	DQ2
2A	39	VREFBZND	IO				DATA8	LVDS2A_5n	No	AE8	DQ-25	DQ12	DQ6	DQ2
2A	38	VREFBZND	IO				DATA9	LVDS2A_5p	No	AF6	DQ-25	DQ12	DQ6	DQ2
2A	37	VREFBZND	IO				DATA10	LVDS2A_6n	Yes	AF8	DQS-25	DQ12	DQS8/CQ2c	DQ2
2A	36	VREFBZND	IO				DATA11	LVDS2A_6p	Yes	AF7	DQS-25	DQ12	DQS8/CQ2c	DQ2
2A	35	VREFBZND	IO				DATA12	LVDS2A_7n	No	AC8	DQ-26	DQ13	DQ6	DQ2
2A	34	VREFBZND	IO				DATA13	LVDS2A_7p	No	AD8	DQ-26	DQ13	DQ6	DQ2
2A	33	VREFBZND	IO				DATA14	LVDS2A_8n	Yes	AC10	DQS-26	DQ13	DQ6	DQ2
2A	32	VREFBZND	IO				DATA15	LVDS2A_8p	Yes	AD10	DQS-26	DQ13	DQ6	DQ2
2A	31	VREFBZND	IO				DATA16	LVDS2A_9n	No	AE6	DQ-26	DQ13	DQ6	DQ2
2A	30	VREFBZND	IO				DATA17	LVDS2A_9p	No	AE5	DQ-26	DQ13	DQ6	DQ2
2A	29	VREFBZND	IO	PLL_2A_CLKOUT0				LVDS2A_10n	Yes	AF7	DQS-27	DQS13/CQ13	DQ6	DQ2
2A	28	VREFBZND	IO	PLL_2A_CLKOUT0; PLL_2A_CLKOUT1; PLL_2A_FBI				LVDS2A_10p	Yes	AF6	DQS-27	DQS13/CQ13	DQ6	DQ2
2A	27	VREFBZND	IO					LVDS2A_11n	No	AB10	DQ-27	DQ13	DQ6	DQ2
2A	26	VREFBZND	IO					LVDS2A_11p	No	AB9	DQ-27	DQ13	DQ6	DQ2
2A	25	VREFBZND	IO	CLK_2A_1n			DATA20	LVDS2A_12n	Yes	AE5	DQ-27	DQ13	DQ6	DQ2
2A	24	VREFBZND	IO	CLK_2A_1p			DATA21	LVDS2A_12p	Yes	AE6	DQ-27	DQ13	DQ6	DQ2
2A	23	VREFBZND	IO	CLK_2A_0n			DATA22	LVDS2A_13n	No	Y14	DQS-28	DQ14	DQ7	DQ2
2A	22	VREFBZND	IO	CLK_2A_0p			DATA23	LVDS2A_13p	No	AA14	DQS-28	DQ14	DQ7	DQ2
2A	21	VREFBZND	IO				DATA24	LVDS2A_14n	Yes	AD13	DQS-28	DQ14	DQ7	DQS8/CQ2c
2A	20	VREFBZND	IO				DATA25	LVDS2A_14p	Yes	AD12	DQS-28	DQ14	DQ7	DQS8/CQ2c
2A	19	VREFBZND	IO	PLL_2A_CLKOUT0				LVDS2A_15n	No	W15	DQ-28	DQ14	DQ7	DQ2
2A	18	VREFBZND	IO	PLL_2A_CLKOUT0; PLL_2A_CLKOUT1; PLL_2A_FBI				LVDS2A_15p	No	Y15	DQS-28	DQ14	DQ7	DQ2
2A	17	VREFBZND	IO				DATA26	LVDS2A_16n	Yes	AE14	DQS-29	DQS14/CQ14	DQ7	DQ2
2A	16	VREFBZND	IO				DATA27	LVDS2A_16p	Yes	AB13	DQS-29	DQS14/CQ14	DQ7	DQ2
2A	15	VREFBZND	IO				DATA28	LVDS2A_17n	No	AB11	DQ-29	DQ14	DQ7	DQ2
2A	14	VREFBZND	IO				DATA29	LVDS2A_17p	No	AE11	DQ-29	DQ14	DQ7	DQ2
2A	13	VREFBZND	IO				DATA30	LVDS2A_18n	Yes	AC13	DQ-29	DQ14	DQ7	DQS8/CQ2c
2A	12	VREFBZND	IO				DATA31	LVDS2A_18p	Yes	AC12	DQ-29	DQ14	DQ7	DQS8/CQ2c
2A	11	VREFBZND	IO				PR_READY	LVDS2A_19n	Yes	AA9	DQ-30	DQ15	DQ7	DQ2
2A	10	VREFBZND	IO				PR_STROBE	LVDS2A_19p	No	AB8	DQ-30	DQ15	DQ7	DQ2
2A	9	VREFBZND	IO				PR_DONE	LVDS2A_20n	Yes	W9	DQS-30	DQ15	DQ7	DQ2
2A	8	VREFBZND	IO				PR_ERROR	LVDS2A_20p	Yes	W8	DQS-30	DQ15	DQ7	DQ2
2A	7	VREFBZND	IO				PR_ERROR	LVDS2A_21n	No	AA13	DQ-30	DQ15	DQ7	DQ2
2A	6	VREFBZND	IO				CAP_CONF_DONE	LVDS2A_21p	No	AA12	DQ-30	DQ15	DQ7	DQ2
2A	5	VREFBZND	IO				INT_DONE	LVDS2A_22n	Yes	AA9	DQS-31	DQS15/CQ15	DQ7	DQ2
2A	4	VREFBZND	IO				DEV_OE	LVDS2A_22p	Yes	AA7	DQS-31	DQS15/CQ15	DQ7	DQ2
2A	3	VREFBZND	IO				DEV_OE	LVDS2A_23n	No	DQ1	DQ-31	DQ15	DQ7	DQ2
2A	2	VREFBZND	IO				DEV_OE	LVDS2A_23p	No	Y9	DQ-31	DQ15	DQ7	DQ2
2A	1	VREFBZND	IO				CRC_ERROR	LVDS2A_24n	Yes	AA11	DQ-31	DQ15	DQ7	DQ2
2A	0	VREFBZND	IO				DEV_CLK	LVDS2A_24p	Yes	Y10	DQ-31	DQ15	DQ7	DQ2
3A	47	VREFBZND	IO					LVDS3A_1n	No	K4	DQ-36	DQ28	DQ14	DQ7
3A	46	VREFBZND	IO					LVDS3A_1p	No	J4	DQ-36	DQ28	DQ14	DQ7
3A	45	VREFBZND	IO					LVDS3A_2n	Yes	HE	DQS-36	DQ28	DQ14	DQ7
3A	44	VREFBZND	IO					LVDS3A_2p	Yes	HE	DQS-36	DQ28	DQ14	DQ7
3A	43	VREFBZND	IO					LVDS3A_3n	No	KS	DQ-36	DQ28	DQ14	DQ7
3A	42	VREFBZND	IO					LVDS3A_3p	No	J5	DQ-36	DQ28	DQ14	DQ7
3A	41	VREFBZND	IO					LVDS3A_4n	Yes	MA	DQS-37	DQS16/CQ16	DQ14	DQ7
3A	40	VREFBZND	IO					LVDS3A_4p	Yes	LA	DQS-37	DQS16/CQ16	DQ14	DQ7
3A	39	VREFBZND	IO					LVDS3A_5n	No	IO	DQ-37	DQ28	DQ14	DQ7
3A	38	VREFBZND	IO					LVDS3A_5p	No	GS	DQ-37	DQ28	DQ14	DQ7
3A	37	VREFBZND	IO					LVDS3A_6n	Yes	MS	DQS-37	DQS16/CQ16	DQ14	DQ7
3A	36	VREFBZND	IO					LVDS3A_6p	Yes	MS	DQS-37	DQS16/CQ16	DQ14	DQ7
3A	35	VREFBZND	IO					LVDS3A_7n	No	J3	DQ-38	DQ29	DQ14	DQ7
3A	34	VREFBZND	IO					LVDS3A_7p	No	HS	DQ-38	DQ29	DQ14	DQ7
3A	33	VREFBZND	IO					LVDS3A_8n	Yes	K2	DQS-38	DQ29	DQ14	DQ7
3A	32	VREFBZND	IO					LVDS3A_8p	Yes	J2	DQS-38	DQ29	DQ14	DQ7
3A	31	VREFBZND	IO	PLL_3A_CLKOUT0				LVDS3A_9n	No	DQ9	DQ-38	DQ14	DQ7	DQ2
3A	30	VREFBZND	IO	PLL_3A_CLKOUT0; PLL_3A_CLKOUT1; PLL_3A_FBI				LVDS3A_9p	No	G1	DQS-38	DQ29	DQ14	DQ7
3A	29	VREFBZND	IO					LVDS3A_10n	Yes	LA	DQS-39	DQS16/CQ16	DQ14	DQ7
3A	28	VREFBZND	IO					LVDS3A_10p	Yes	K1	DQS-39	DQS16/CQ16	DQ14	DQ7
3A	27	VREFBZND	IO					LVDS3A_11n	No	M1	DQ-39	DQ29	DQ14	DQ7
3A	26	VREFBZND	IO					LVDS3A_11p	No	DQ9	DQ-39	DQ29	DQ14	DQ7
3A	25	VREFBZND	IO	CLK_3A_1n			DATA32	LVDS3A_12n	Yes	MB	DQ-39	DQ29	DQ14	DQ7
3A	24	VREFBZND	IO	CLK_3A_1p			DATA33	LVDS3A_12p	Yes	L3	DQ-39	DQ29	DQ14	DQ7
3A	23	VREFBZND	IO	CLK_3A_0n			DATA34	LVDS3A_13n	No	PS	DQ-40	DQ30	DQ15	DQ7
3A	22	VREFBZND	IO	CLK_3A_0p			DATA35	LVDS3A_13p	No	RS	DQ-40	DQ30	DQ15	DQ7
3A	21	VREFBZND	IO					LVDS3A_14n	Yes	TS	DQS-40	DQ30	DQ15	DQS8/CQ2c
3A	20	VREFBZND	IO	PLL_3A_CLKOUT0				LVDS3A_14p	Yes	PS	DQS-40	DQ30	DQ15	DQS8/CQ2c
3A	19	VREFBZND	IO	PLL_3A_CLKOUT0; PLL_3A_CLKOUT1; PLL_3A_FBI				LVDS3A_15n	No	PA	DQ-40	DQ30	DQ15	DQ2
3A	18	VREFBZND	IO					LVDS3A_15p	No	PA	DQ-40	DQ30	DQ15	DQ2
3A	17	VREFBZND	IO					LVDS3A_16n	Yes	NS	DQS-41	DQS17/CQ17	DQ15	DQ7
3A	16	VREFBZND	IO					LVDS3A_16p	Yes	NS	DQS-41	DQS17/CQ17	DQ15	DQ7
3A	15	VREFBZND	IO					LVDS3A_17n	No	NP	DQ-41	DQ30	DQ15	DQ2
3A	14	VREFBZND	IO					LVDS3A_17p	No	LP	DQ-41	DQ30	DQ15	DQ2
3A	13	VREFBZND	IO					LVDS3A_18n	Yes	RA	DQ-41	DQ30	DQS15/CQ15	DQ7
3A	12	VREFBZND	IO					LVDS3A_18p	Yes	TA	DQ-41	DQ30	DQS15/CQ15	DQ7
3A	11	VREFBZND	IO					LVDS3A_19n	No	TT	DQ-42	DQ31	DQ15	DQ7
3A	10	VREFBZND	IO					LVDS3A_19p	No	TT	DQ-42	DQ31	DQ15	DQ7
3A	9	VREFBZND												

Bank Number	Index within IO Bank (Z)	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	HPS Function (J)	Non-Dedicated Tx/Rx Channel	Dedicated Tx/Rx Channel	Soft CDR Support	F27	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND							AD21				
			GND							AD22				
			GND							AD25				
			GND							AD26				
			GND							AE13				
			GND							AE18				
			GND							AE20				
			GND							AE21				
			GND							AE22				
			GND							AE23				
			GND							AE24				
			GND							AE3				
			GND							AE8				
			GND							AE10				
			GND							AF15				
			GND							AF20				
			GND							AF24				
			GND							AF25				
			GND							AE5				
			GND							B12				
			GND							B17				
			GND							B2				
			GND							B20				
			GND							B21				
			GND							B22				
			GND							B25				
			GND							B26				
			GND							B7				
			GND							C14				
			GND							C19				
			GND							C22				
			GND							C23				
			GND							C24				
			GND							C4				
			GND							D1				
			GND							D21				
			GND							D22				
			GND							D25				
			GND							D26				
			GND							D6				
			GND							E13				
			GND							E22				
			GND							E23				
			GND							E24				
			GND							E3				
			GND							F10				
			GND							F20				
			GND							F22				
			GND							F25				
			GND							F26				
			GND							F5				
			GND							G12				
			GND							G17				
			GND							G2				
			GND							G21				
			GND							G22				
			GND							G23				
			GND							G24				
			GND							G7				
			GND							H4				
			GND							H19				
			GND							H22				
			GND							H25				
			GND							H26				
			GND							H8				
			GND							H9				
			GND							J1				
			GND							J11				
			GND							J16				
			GND							J20				
			GND							J21				
			GND							J22				
			GND							J23				
			GND							J24				
			GND							J5				
			GND							K13				
			GND							K18				
			GND							K25				
			GND							K26				
			GND							K3				
			GND							K8				
			GND							L10				
			GND							L15				
			GND							L20				
			GND							L23				
			GND							L24				
			GND							L5				
			GND							M12				
			GND							M17				
			GND							M2				
			GND							M20				
			GND							M25				
			GND							M26				
			GND							M7				
			GND							N14				
			GND							N19				
			GND							N20				
			GND							N23				
			GND							N24				
			GND							N4				
			GND							N9				
			GND							P1				
			GND							P11				
			GND							P16				
			GND							P25				
			GND							P26				
			GND							P6				
			GND							R13				
			GND							R18				
			GND							R20				
			GND							R23				
			GND							R24				
			GND							R6				
			GND							T10				
			GND							T15				
			GND							T20				
			GND							T25				
			GND							T26				
			GND							U12				
			GND							U17				
			GND							U20				
			GND							U23				
			GND							U24				
			GND							U7				
			GND							V14				
			GND							V19				
			GND							V20				
			GND							V21				
			GND							V22				
			GND							V25				
			GND							V26				
			GND							V4				
			GND							V9				
			GND							W1				
			GND							W11				
			GND							W21				
			GND							W22				
			GND							W23				
			GND							W24				
			GND							W6				
			GND							Y22				
			GND							Y25				
			GND							Y26				
			GND							Y3				
			GND							Y8				
			GNDSENSE							R10				
			VCC							K10				
			VCC							K15				
			VCC							K16				
			VCC							K17				
			VCC							K9				
			VCC							L13				
			VCC							L14				
			VCC							L17				
			VCC							L18				
			VCC							L8				
			VCC							L9				
			VCC							M10				
			VCC							M13				
			VCC							M14				
			VCC							M16				
			VCC							M8				
			VCC							N10				
			VCC							N12				
			VCC							N15				
			VCC							N16				
			VCC							N17				
			VCC							N18				
			VCC							N8				
			VCC							P12				
			VCC							P13				
			VCC											



Bank Number	Index within IO Bank (2)	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	HPS Function (3)	Non-Dedicated Tx/Rx Channel	Dedicated Tx/Rx Channel	Soft CDR Support	F27	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			VCC							R15				
			VCC							R17				
			VCC							T12				
			VCC							T13				
			VCC							T14				
			VCC							T17				
			VCC							T18				
			VCC							T8				
			VCC							T9				
			VCC							U10				
			VCC							U11				
			VCC							U13				
			VCC							U14				
			VCC							U15				
			VCC							U16				
			VCC							U18				
			VCC							U19				
			VCC							U11				
			VCC							U16				
			VCC							T11				
			VCC							T16				
			VCC							AF21				
			VCC							AF22				
			VCC							W7				
			VCC							V7				
			VCC							Y6				
			VCC							U11				
			VCC							V12				
			VCC							J8				
			VCC							J8				
			VCC							V10				
			VCC							N11				
			VCC							N13				
			VCC							AA15				
			VCC							AB12				
			VCC							Y13				
			VCC							AB17				
			VCC							W16				
			VCC							Y18				
			VCC							D16				
			VCC							E18				
			VCC							F15				
			VCC							Q1				
			VCC							D11				
			VCC							E8				
			VCC							T5				
			VCC							H1				
			VCC							U10				
2A		VREFBAND	VREFBAND							V15				
2J		VREFBAND	VREFBAND							V17				
2K		VREFBAND	VREFBAND							H17				
2L		VREFBAND	VREFBAND							F12				
3A		VREFBAND	VREFBAND							R6				
			VREFN_ADC							Q6				
			VREFP_ADC							F5				
			NC							G13				
			NC							G11				
			NC							H10				
			NC							F12				
			NC							G16				
			NC							F14				
			NC							G15				
			NC							G14				
			NC							G10				
			NC							H13				
			NC							J15				
			NC							J13				
			NC							F13				
			NC							F11				
			NC							J14				
			NC							H15				
			NC							H16				
			NC							H12				
			NC							H10				
			NC							H11				
			NC							H7				
			NC							J17				
			NC							J18				
			NC							J19				
			NC							K14				
			NC							K19				
			NC							K6				
			NC							K7				
			NC							L19				
			NC							L6				
			NC							L7				
			NC							M18				
			NC							M19				
			NC							M5				
			NC							N7				
			NC							N8				
			NC							P19				
			NC							P7				
			NC							R19				
			NC							R7				
			NC							T19				
			NC							T5				
			NC							T7				
			NC							U19				
			NC							U6				
			NC							V13				
			NC							V18				
			NC							V19				
			NC							V5				
			NC							V6				
			NC							V7				
			NC							W12				
			NC							W13				
			NC							W14				
			NC							W20				
			NC							Y11				
			NC							Y12				
			NC							X20				
			NC							P20				
			NC							T21				
			NC							T22				
			NC							M21				
			NC							M22				
			NC							P21				
			NC							P22				
			NC							K21				
			NC							K22				
			NC							AF23				
			NC							A21				
			NC							P10				
			NC							P15				
			NC							R11				
			NC							M15				
			NC							M6				
			NC							R12				
			NC							R16				
			NC							R9				
			NC							H8				
			NC							Q9				
			NC							Q6				
			NC							P9				

Notes:  
(1) For more information about pin definitions and pin connection guidelines, refer to the [Arria 10 GT, GX, and SX Device Family Pin Connection Guidelines](#).  
(2) For more information about the external memory interface schemes of the pins with indices, refer to the [Arria 10 EMIF](#).  
(3) For more information about the Hard Processor System functions of the corresponding pins, refer to the [Arria 10 HPS](#).

Bank Number	Index within IO Bank (2)	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	HPS Function (3)	Non-Dedicated Tx/Rx Channel	Dedicated Tx/Rx Channel	Soft CDR Support	F29	DQS for X4	DQS for X8/9	DQS for X16/18	DQS for X32/36
1D			REFCLK_GXBLLD_CHTp							N24				
1D			REFCLK_GXBLLD_CHTn							N23				
1D			GXBLLD_TX_CH5n							E27				
1D			GXBLLD_TX_CH5p							E28				
1D			GXBLLD_RX_CH5p_GXBLLD_REFCLK5n							D26				
1D			GXBLLD_RX_CH5p_GXBLLD_REFCLK5p							G27				
1D			GXBLLD_TX_CH4n							G28				
1D			GXBLLD_TX_CH4p							F25				
1D			GXBLLD_RX_CH4n_GXBLLD_REFCLK4n							F26				
1D			GXBLLD_RX_CH4p_GXBLLD_REFCLK4p							J27				
1D			GXBLLD_TX_CH3n							J28				
1D			GXBLLD_RX_CH3n_GXBLLD_REFCLK3n							H25				
1D			GXBLLD_RX_CH3p_GXBLLD_REFCLK3p							H26				
1D			GXBLLD_TX_CH2n							L27				
1D			GXBLLD_RX_CH2p_GXBLLD_REFCLK2p							L28				
1D			GXBLLD_TX_CH1n							K25				
1D			GXBLLD_RX_CH1p_GXBLLD_REFCLK1p							K26				
1D			GXBLLD_TX_CH0n							N27				
1D			GXBLLD_RX_CH0p_GXBLLD_REFCLK0p							N28				
1D			GXBLLD_TX_CH0p							M25				
1D			GXBLLD_RX_CH0p_GXBLLD_REFCLK0n							M26				
1D			GXBLLD_RX_CH0p_GXBLLD_REFCLK0p							R27				
1D			REFCLK_GXBLLD_CH5p							R28				
1D			REFCLK_GXBLLD_CH5n							P25				
1D			REFCLK_GXBLLD_CH5p							P26				
1C			REFCLK_GXBLLC_CHTp							R24				
1C			REFCLK_GXBLLC_CHTn							R23				
1C			GXBLLC_TX_CH5n							U24				
1C			GXBLLC_TX_CH5p							U23				
1C			GXBLLC_RX_CH5n_GXBLLC_REFCLK5n							U28				
1C			GXBLLC_RX_CH5p_GXBLLC_REFCLK5p							T25				
1C			GXBLLC_TX_CH4n							T26				
1C			GXBLLC_TX_CH4p							W27				
1C			GXBLLC_RX_CH4n_GXBLLC_REFCLK4n							W28				
1C			GXBLLC_RX_CH4p_GXBLLC_REFCLK4p							V25				
1C			GXBLLC_TX_CH3n							V26				
1C			GXBLLC_TX_CH3p							AA27				
1C			GXBLLC_RX_CH3n_GXBLLC_REFCLK3n							AA28				
1C			GXBLLC_RX_CH3p_GXBLLC_REFCLK3p							Y25				
1C			GXBLLC_TX_CH2n							Y26				
1C			GXBLLC_RX_CH2p_GXBLLC_REFCLK2p							AC27				
1C			GXBLLC_TX_CH1n							AC28				
1C			GXBLLC_RX_CH1p_GXBLLC_REFCLK1p							AB25				
1C			GXBLLC_TX_CH0n							AE27				
1C			GXBLLC_RX_CH0p_GXBLLC_REFCLK0p							AE28				
1C			GXBLLC_TX_CH0p							AD25				
1C			GXBLLC_RX_CH0n_GXBLLC_REFCLK0n							AD26				
1C			REFCLK_GXBLLC_CH5p							AG27				
1C			REFCLK_GXBLLC_CH5n							AG28				
2L	47	VREFB2LNO	IO				DFFFC2L_1n	No	H16	D00	D00	D00	D00	D00
2L	46	VREFB2LNO	IO				DFFFC2L_1p	No	H17	D00	D00	D00	D00	D00
2L	45	VREFB2LNO	IO				DFFFC2L_2n	No	J19	D00r0	D00	D00	D00	D00
2L	44	VREFB2LNO	IO				DFFFC2L_2p	No	J18	D00	D00	D00	D00	D00
2L	43	VREFB2LNO	IO				DFFFC2L_3n	No	K17	D00	D00	D00	D00	D00
2L	42	VREFB2LNO	IO				DFFFC2L_3p	No	J17	D00	D00	D00	D00	D00
2L	41	VREFB2LNO	IO				DFFFC2L_4n	No	F18	D00n1	D00n1CQn0	D00	D00	D00
2L	40	VREFB2LNO	IO				DFFFC2L_4p	No	F17	D00n1	D00n1CQn0	D00	D00	D00
2L	39	VREFB2LNO	IO				DFFFC2L_5n	No	H18	D01	D00	D00	D00	D00
2L	38	VREFB2LNO	IO				DFFFC2L_5p	No	G18	D01	D00	D00	D00	D00
2L	37	VREFB2LNO	IO				DFFFC2L_6n	No	G19	D01	D00	D00n1CQn0	D00	D00
2L	36	VREFB2LNO	IO				DFFFC2L_6p	No	G20	D01	D00	D00n1CQn0	D00	D00
2L	35	VREFB2LNO	IO				DFFFC2L_7n	No	E21	D02	D01	D00	D00	D00
2L	34	VREFB2LNO	IO				DFFFC2L_7p	No	D22	D02	D01	D00	D00	D00
2L	33	VREFB2LNO	IO				DFFFC2L_8n	No	E23	D02n2	D01	D00	D00	D00
2L	32	VREFB2LNO	IO				DFFFC2L_8p	No	D23	D02	D01	D00	D00	D00
2L	31	VREFB2LNO	IO				DFFFC2L_9n	No	F22	D02	D01	D00	D00	D00
2L	30	VREFB2LNO	IO				DFFFC2L_9p	No	E22	D02	D01	D00	D00	D00
2L	29	VREFB2LNO	IO				DFFFC2L_10n	No	C22	D02n3	D00n1CQn1	D00	D00	D00
2L	28	VREFB2LNO	IO			PLL_2L_CLKOUT1n	DFFFC2L_10p	No	C23	D02	D01	D00	D00	D00
2L	27	VREFB2LNO	IO			PLL_2L_CLKOUT1p,PLL_2L_CLKOUT1,PLL_2L_FB1	DFFFC2L_11n	No	G21	D03	D01	D00	D00	D00
2L	26	VREFB2LNO	IO			RZQ_2L	DFFFC2L_11p	No	F21	D03	D01	D00	D00	D00
2L	25	VREFB2LNO	IO			CLK_2L_1n	DFFFC2L_12n	No	G23	D03	D01	D00	D00	D00
2L	24	VREFB2LNO	IO			CLK_2L_1p	DFFFC2L_12p	No	F23	D03	D01	D00	D00	D00
2L	23	VREFB2LNO	IO			CLK_2L_0n	DFFFC2L_13n	No	H23	D04	D02	D01	D00	D00
2L	22	VREFB2LNO	IO			CLK_2L_0p	DFFFC2L_13p	No	J23	D04	D02	D01	D00	D00
2L	21	VREFB2LNO	IO				DFFFC2L_14n	No	K21	D04	D02	D01	D00n1CQn0	D00
2L	20	VREFB2LNO	IO				DFFFC2L_14p	No	J20	D04	D02	D01	D00	D00
2L	19	VREFB2LNO	IO			PLL_2L_CLKOUT0n	DFFFC2L_15n	No	H22	D04	D02	D01	D00	D00
2L	18	VREFB2LNO	IO			PLL_2L_CLKOUT0p,PLL_2L_CLKOUT0,PLL_2L_FB0	DFFFC2L_15p	No	J22	D04	D02	D01	D00	D00
2L	17	VREFB2LNO	IO				DFFFC2L_16n	No	H21	D05	D02	D01	D00	D00
2L	16	VREFB2LNO	IO				DFFFC2L_16p	No	H20	D05	D02n1CQn0	D01	D00	D00
2L	15	VREFB2LNO	IO				DFFFC2L_17n	No	K20	D05	D02	D01	D00	D00
2L	14	VREFB2LNO	IO				DFFFC2L_17p	No	K19	D05	D02	D01	D00	D00
2L	13	VREFB2LNO	IO				DFFFC2L_18n	No	K22	D05	D02	D00n1CQn1	D00	D00
2L	12	VREFB2LNO	IO				DFFFC2L_18p	No	K23	D05	D02	D00n1CQn1	D00	D00
2L	11	VREFB2LNO	IO				DFFFC2L_19n	No	D18	D06	D03	D01	D00	D00
2L	10	VREFB2LNO	IO				DFFFC2L_19p	No	D19	D06	D03	D01	D00	D00
2L	9	VREFB2LNO	IO				DFFFC2L_20n	No	E17	D06n0	D03	D01	D00	D00
2L	8	VREFB2LNO	IO				DFFFC2L_20p	No	E16	D06	D03	D01	D00	D00
2L	7	VREFB2LNO	IO				DFFFC2L_21n	No	F19	D06	D03	D01	D00	D00
2L	6	VREFB2LNO	IO				DFFFC2L_21p	No	E19	D06	D03	D01	D00	D00
2L	5	VREFB2LNO	IO				DFFFC2L_22n	No	E20	D06n1	D00n1CQn3	D01	D00	D00
2L	4	VREFB2LNO	IO				DFFFC2L_22p	No	D20	D06	D03n1CQn3	D01	D00	D00
2L	3	VREFB2LNO	IO				DFFFC2L_23n	No	C16	D07	D03	D01	D00	D00
2L	2	VREFB2LNO	IO				DFFFC2L_23p	No	C17	D07	D03	D01	D00	D00
2L	1	VREFB2LNO	IO				DFFFC2L_24n	No	D17	D07	D03	D01	D00	D00
2L	0	VREFB2LNO	IO				DFFFC2L_24p	No	C18	D07	D03	D01	D00	D00
2K	48	VREFB2KNO	IO				LVDS2K_1n	No	B6	D08	D04	D02	D01	D01
2K	47	VREFB2KNO	IO				LVDS2K_1p	No	B5	D08	D04	D02	D01	D01
2K	46	VREFB2KNO	IO				LVDS2K_2n	Yes	C10	D08n0	D04	D02	D01	D01
2K	45	VREFB2KNO	IO				LVDS2K_2p	Yes	B10	D08	D04	D02	D01	D01
2K	44	VREFB2KNO	IO				LVDS2K_3n	No	C11	D08	D04	D02	D01	D01
2K	43	VREFB2KNO	IO				LVDS2K_3p	No	C12	D08	D04	D02	D01	D01
2K	42	VREFB2KNO	IO				LVDS2K_4n	Yes	AB	D08n0	D00n4CQn4	D02	D01	D01
2K	41	VREFB2KNO	IO				LVDS2K_4p	Yes	AB	D08n0	D00n4CQn4	D02	D01	D01
2K	40	VREFB2KNO	IO				LVDS2K_5n	No	D8	D09	D04	D02	D01	D01
2K	39	VREFB2KNO	IO				LVDS2K_5p	No	C8	D09	D04	D02	D01	D01
2K	38	VREFB2KNO	IO				LVDS2K_6n	Yes	D10	D09	D04	D00n1CQn2	D01	D01
2K	37	VREFB2KNO	IO				LVDS2K_6p	Yes	D9	D09	D04	D00n1CQn2	D01	D01
2K	36	VREFB2KNO	IO				LVDS2K_7n	No	A16	D010	D05	D02	D01	D01
2K	35	VREFB2KNO	IO				LVDS2K_7p	No	A17	D010	D05	D02	D01	D01
2K	34	VREFB2KNO	IO				LVDS2K_8n	Yes	A18	D00n10	D05	D02	D01	D01
2K	33	VREFB2KNO	IO				LVDS2K_8p	Yes	A19	D00n10	D05	D02	D01	D01
2K	32	VREFB2KNO	IO				LVDS2K_9n	No	C15	D010	D05	D02	D01	D01
2K	31	VREFB2KNO	IO				LVDS2K_9p	No	B16	D010	D05	D02	D01	D01
2K	30	VREFB2KNO	IO				LVDS2K_10n	Yes	B18	D00n11	D00n10CQn5	D02	D01	D01
2K	29	VREFB2KNO	IO			PLL_2K_CLKOUT1n	LVDS2K_10p	Yes	B19	D00n11	D00n10CQn5	D02	D01	D01
2K	28	VREFB2KNO	IO			PLL_2K_CLKOUT1p,PLL_2K_CLKOUT1,PLL_2K_FB1	LVDS2K_11n	No	C20	D011	D05	D02	D01	D01
2K	27	VREFB2KNO	IO			RZQ_2K	LVDS2K_11p	No	B20	D011	D05	D02	D01	D01
2K	26	VREFB2KNO	IO			CLK_2K_1n	LVDS2K_12n	Yes	E15	D011	D05	D02	D01	D01
2K	25	VREFB2KNO	IO			CLK_2K_1p	LVDS2K_12p	Yes	D15	D011	D05	D02	D01	D01
2K	24	VREFB2KNO												

Bank Number	Index within IO Bank (2)	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	MPS Function (3)	Non-Dedicated Tx/Rx Channel	Dedicated Tx/Rx Channel	Soft CDR Support	F29	DQS for X4	DQS for X8/9	DQS for X16/18	DQS for X32/36
2J	36	VREFB2J0	IO					LVDS2J_0p	Yes	AH13	DQ17	DQ8	DQS4CQ4	DQ2
2J	35	VREFB2J0	IO					LVDS2J_1n	No	Y21	DQ18	DQ9	DQ4	DQ2
2J	34	VREFB2J0	IO					LVDS2J_2p	No	AA21	DQ18	DQ9	DQ4	DQ2
2J	33	VREFB2J0	IO					LVDS2J_3n	Yes	W21	DQS18	DQ9	DQ4	DQ2
2J	32	VREFB2J0	IO					LVDS2J_4p	Yes	W20	DQ18	DQ9	DQ4	DQ2
2J	31	VREFB2J0	IO					LVDS2J_5n	No	AB19	DQ18	DQ9	DQ4	DQ2
2J	30	VREFB2J0	IO					LVDS2J_6p	No	AB18	DQ18	DQ9	DQ4	DQ2
2J	29	VREFB2J0	IO	PLL_2J_CLKOUT1n				LVDS2J_7n	Yes	Y17	DQS18	DQ9	DQ4	DQ2
2J	28	VREFB2J0	IO	PLL_2J_CLKOUT1p,PLL_2J_CLKOUT1P,PLL_2J_FB1				LVDS2J_8p	Yes	AA17	DQS19	DQS8CQ8	DQ4	DQ2
2J	27	VREFB2J0	IO					LVDS2J_9n	No	Y19	DQ19	DQ9	DQ4	DQ2
2J	26	VREFB2J0	IO	RZQ_2J				LVDS2J_10p	No	Y20	DQ19	DQ9	DQ4	DQ2
2J	25	VREFB2J0	IO	CLK_2J_1n				LVDS2J_11n	Yes	AA19	DQ19	DQ9	DQ4	DQ2
2J	24	VREFB2J0	IO	CLK_2J_1p				LVDS2J_12p	Yes	AA18	DQ19	DQ9	DQ4	DQ2
2J	23	VREFB2J0	IO	CLK_2J_0n				LVDS2J_13n	No	AB20	DQ20	DQ10	DQ5	DQ2
2J	22	VREFB2J0	IO	CLK_2J_0p				LVDS2J_14p	No	AC20	DQ20	DQ10	DQ5	DQ2
2J	21	VREFB2J0	IO					LVDS2J_14n	Yes	AW20	DQS20	DQ10	DQ5	DQS20CQ2
2J	20	VREFB2J0	IO					LVDS2J_14p	Yes	AW21	DQS20	DQ10	DQ5	DQS20CQ2
2J	19	VREFB2J0	IO	PLL_2J_CLKOUT0n				LVDS2J_15n	No	AB21	DQ20	DQ10	DQ5	DQ2
2J	18	VREFB2J0	IO	PLL_2J_CLKOUT0p,PLL_2J_CLKOUT0P,PLL_2J_FB0				LVDS2J_15p	No	AC21	DQ20	DQ10	DQ5	DQ2
2J	17	VREFB2J0	IO					LVDS2J_16n	Yes	AE21	DQS21	DQS11CQ10	DQ5	DQ2
2J	16	VREFB2J0	IO					LVDS2J_16p	Yes	AF21	DQS21	DQS11CQ10	DQ5	DQ2
2J	15	VREFB2J0	IO					LVDS2J_17n	No	AG21	DQ21	DQ10	DQ5	DQ2
2J	14	VREFB2J0	IO					LVDS2J_17p	No	AH22	DQ21	DQ10	DQ5	DQ2
2J	13	VREFB2J0	IO					LVDS2J_18n	Yes	AG20	DQ21	DQ10	DQ5	DQ2
2J	12	VREFB2J0	IO					LVDS2J_18p	Yes	AG19	DQ21	DQ10	DQ5	DQS18CQ6
2J	11	VREFB2J0	IO					LVDS2J_19n	No	AF23	DQ22	DQ11	DQ6	DQ2
2J	10	VREFB2J0	IO					LVDS2J_19p	No	AG23	DQ22	DQ11	DQ6	DQ2
2J	9	VREFB2J0	IO					LVDS2J_20n	Yes	AD23	DQS22	DQ11	DQ6	DQ2
2J	8	VREFB2J0	IO					LVDS2J_20p	Yes	AE23	DQS22	DQ11	DQ6	DQ2
2J	7	VREFB2J0	IO					LVDS2J_21n	Yes	AA22	DQ22	DQ11	DQ6	DQ2
2J	6	VREFB2J0	IO	PLL_2A_CLKOUT1p,PLL_2A_CLKOUT1P,PLL_2A_FB1				LVDS2J_21p	No	AA23	DQ22	DQ11	DQ6	DQ2
2J	5	VREFB2J0	IO					LVDS2J_22n	Yes	AB23	DQS23	DQS11CQ11	DQ5	DQ2
2J	4	VREFB2J0	IO					LVDS2J_22p	Yes	AC23	DQS23	DQS11CQ11	DQ5	DQ2
2J	3	VREFB2J0	IO	CLK_2A_1n				LVDS2J_23n	No	AD22	DQ23	DQ11	DQ6	DQ2
2J	2	VREFB2J0	IO	CLK_2A_1p				LVDS2J_23p	No	AF22	DQ23	DQ11	DQ6	DQ2
2J	1	VREFB2J0	IO	CLK_2A_0n				LVDS2J_24n	Yes	AC22	DQ23	DQ11	DQ6	DQ2
2A	47	VREFB2A0	IO					LVDS2A_24p	Yes	AD22	DQ23	DQ11	DQ6	DQ2
2A	46	VREFB2A0	IO					LVDS2A_24n	No	AE10	DQ24	DQ12	DQ6	DQ2
2A	45	VREFB2A0	IO					LVDS2A_25n	Yes	AE11	DQ24	DQ12	DQ6	DQ2
2A	44	VREFB2A0	IO					LVDS2A_25p	Yes	AE15	DQ24	DQ12	DQ6	DQ2
2A	43	VREFB2A0	IO					LVDS2A_26n	No	AD15	DQ24	DQ12	DQ6	DQ2
2A	42	VREFB2A0	IO					LVDS2A_26p	No	AE16	DQ24	DQ12	DQ6	DQ2
2A	41	VREFB2A0	IO					LVDS2A_27n	Yes	AD12	DQS25	DQS11CQ12	DQ6	DQ2
2A	40	VREFB2A0	IO					LVDS2A_27p	Yes	AE12	DQS25	DQS12CQ12	DQ6	DQ2
2A	39	VREFB2A0	IO					LVDS2A_28n	No	AF11	DQ25	DQ12	DQ6	DQ2
2A	38	VREFB2A0	IO					LVDS2A_28p	No	AF12	DQ25	DQ12	DQ6	DQ2
2A	37	VREFB2A0	IO					LVDS2A_29n	Yes	AD14	DQ25	DQ12	DQ6	DQS16CQ6
2A	36	VREFB2A0	IO					LVDS2A_29p	Yes	AD13	DQ25	DQ12	DQ6	DQ2
2A	35	VREFB2A0	IO					LVDS2A_30n	Yes	AF19	DQ26	DQ13	DQ6	DQ2
2A	34	VREFB2A0	IO					LVDS2A_30p	No	AG18	DQ26	DQ13	DQ6	DQ2
2A	33	VREFB2A0	IO					LVDS2A_31n	Yes	AF18	DQS26	DQ13	DQ6	DQ2
2A	32	VREFB2A0	IO					LVDS2A_31p	Yes	AF17	DQS26	DQ13	DQ6	DQ2
2A	31	VREFB2A0	IO					LVDS2A_32n	Yes	AE14	DQ26	DQ13	DQ6	DQ2
2A	30	VREFB2A0	IO					LVDS2A_32p	No	AF13	DQ26	DQ13	DQ6	DQ2
2A	29	VREFB2A0	IO	PLL_2A_CLKOUT1n				LVDS2A_33n	Yes	AE20	DQS27	DQS11CQ13	DQ6	DQ2
2A	28	VREFB2A0	IO	PLL_2A_CLKOUT1p,PLL_2A_CLKOUT1P,PLL_2A_FB1				LVDS2A_33p	Yes	AE19	DQ27	DQS13CQ13	DQ6	DQ2
2A	27	VREFB2A0	IO					LVDS2A_34n	No	AF16	DQ27	DQ13	DQ6	DQ2
2A	26	VREFB2A0	IO					LVDS2A_34p	No	AG16	DQ27	DQ13	DQ6	DQ2
2A	25	VREFB2A0	IO	RZQ_2A				LVDS2A_35n	Yes	AG15	DQ27	DQ13	DQ6	DQ2
2A	24	VREFB2A0	IO	CLK_2A_1n				LVDS2A_35p	Yes	AG14	DQ27	DQ13	DQ6	DQ2
2A	23	VREFB2A0	IO	CLK_2A_1p				LVDS2A_36n	No	AA16	DQ28	DQ14	DQ6	DQ2
2A	22	VREFB2A0	IO	CLK_2A_0n				LVDS2A_36p	No	AB16	DQ28	DQ14	DQ6	DQ2
2A	21	VREFB2A0	IO	CLK_2A_0p				LVDS2A_37n	Yes	AD19	DQS28	DQ14	DQ6	DQS13CQ3
2A	20	VREFB2A0	IO					LVDS2A_37p	Yes	AD20	DQS28	DQ14	DQ6	DQS13CQ3
2A	19	VREFB2A0	IO	PLL_2A_CLKOUT0n				LVDS2A_38n	Yes	AC17	DQ28	DQ14	DQ6	DQ2
2A	18	VREFB2A0	IO	PLL_2A_CLKOUT0p,PLL_2A_CLKOUT0P,PLL_2A_FB0				LVDS2A_38p	Yes	AC16	DQ28	DQ14	DQ6	DQ2
2A	17	VREFB2A0	IO					LVDS2A_39n	Yes	AC18	DQS29	DQS14CQ14	DQ7	DQ2
2A	16	VREFB2A0	IO					LVDS2A_39p	Yes	AD18	DQS29	DQS14CQ14	DQ7	DQ2
2A	15	VREFB2A0	IO					LVDS2A_40n	No	AD17	DQ29	DQ14	DQ6	DQ2
2A	14	VREFB2A0	IO					LVDS2A_40p	No	AE17	DQ29	DQ14	DQ6	DQ2
2A	13	VREFB2A0	IO					LVDS2A_41n	Yes	Y15	DQ29	DQ14	DQS17CQ7	DQ3
2A	12	VREFB2A0	IO					LVDS2A_41p	Yes	Y16	DQ29	DQ14	DQS17CQ7	DQ3
2A	11	VREFB2A0	IO					LVDS2A_42n	No	AA11	DQ30	DQ15	DQ7	DQ2
2A	10	VREFB2A0	IO					LVDS2A_42p	No	AB11	DQ30	DQ15	DQ7	DQ2
2A	9	VREFB2A0	IO					LVDS2A_43n	Yes	AB11	DQ30	DQ15	DQ7	DQ2
2A	8	VREFB2A0	IO					LVDS2A_43p	Yes	AB14	DQS30	DQ15	DQ7	DQ2
2A	7	VREFB2A0	IO					LVDS2A_44n	Yes	AB15	DQ30	DQ15	DQ7	DQ2
2A	6	VREFB2A0	IO					LVDS2A_44p	No	AC15	DQ30	DQ15	DQ7	DQ2
2A	5	VREFB2A0	IO					LVDS2A_45n	Yes	AB13	DQS31	DQS15CQ15	DQ7	DQ2
2A	4	VREFB2A0	IO					LVDS2A_45p	Yes	AC13	DQS31	DQS15CQ15	DQ7	DQ2
2A	3	VREFB2A0	IO					LVDS2A_46n	No	AA13	DQ31	DQ15	DQ7	DQ2
2A	2	VREFB2A0	IO					LVDS2A_46p	No	AA12	DQ31	DQ15	DQ7	DQ2
2A	1	VREFB2A0	IO					LVDS2A_47n	Yes	AC11	DQ31	DQ15	DQ7	DQ2
2A	0	VREFB2A0	IO					LVDS2A_47p	Yes	AC12	DQ31	DQ15	DQ7	DQ2
3B	47	VREFB3B0	IO					LVDS3B_47n	No	P4	DQ48	DQ24	DQ12	DQ6
3B	46	VREFB3B0	IO					LVDS3B_47p	No	P3	DQ48	DQ24	DQ12	DQ6
3B	45	VREFB3B0	IO					LVDS3B_48n	Yes	T9	DQS48	DQ24	DQ12	DQ6
3B	44	VREFB3B0	IO					LVDS3B_48p	Yes	T8	DQS48	DQ24	DQ12	DQ6
3B	43	VREFB3B0	IO					LVDS3B_49n	No	T7	DQ48	DQ24	DQ12	DQ6
3B	42	VREFB3B0	IO					LVDS3B_49p	No	T6	DQ48	DQ24	DQ12	DQ6
3B	41	VREFB3B0	IO					LVDS3B_50n	Yes	R5	DQS49	DQS24CQ24	DQ12	DQ6
3B	40	VREFB3B0	IO					LVDS3B_50p	Yes	K4	DQS49	DQS24CQ24	DQ12	DQ6
3B	39	VREFB3B0	IO					LVDS3B_51n	No	U5	DQ49	DQ24	DQ12	DQ6
3B	38	VREFB3B0	IO					LVDS3B_51p	No	T4	DQ49	DQ24	DQ12	DQ6
3B	37													

Bank Number	Index within IO Bank (2)	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	HPS Function (3)	Non-Dedicated Tx/Rx Channel	Dedicated Tx/Rx Channel	Soft CDR Support	F29	DQS for X4	DQS for X8X9	DQS for X16X18	DQS for X32X36
3A	17	VREFBAND0	IO					LVDS3A_16n	Yes	AD2	DQ8n61	DQ8n30CQn30	DQ15	DQ7
3A	16	VREFBAND0	IO					LVDS3A_16p	Yes	AE2	DQ8n30CQn30	DQ15	DQ7	
3A	15	VREFBAND0	IO					LVDS3A_17n	No	AF1	DQ61	DQ30	DQ15	DQ7
3A	14	VREFBAND0	IO					LVDS3A_17p	No	AG1	DQ61	DQ30	DQ15	DQ7
3A	13	VREFBAND0	IO					LVDS3A_18n	Yes	AE3	DQ61	DQ30	DQ8n15CQn15	DQ7
3A	12	VREFBAND0	IO					LVDS3A_18p	Yes	AG3	DQ61	DQ30	DQ8n15CQn15	DQ7
3A	11	VREFBAND0	IO					LVDS3A_19n	No	AH3	DQ62	DQ31	DQ15	DQ7
3A	10	VREFBAND0	IO					LVDS3A_19p	No	AG2	DQ62	DQ31	DQ15	DQ7
3A	9	VREFBAND0	IO					LVDS3A_20n	Yes	AD4	DQ8n62	DQ31	DQ15	DQ7
3A	8	VREFBAND0	IO					LVDS3A_20p	Yes	AE4	DQ8n62	DQ31	DQ15	DQ7
3A	7	VREFBAND0	IO					LVDS3A_21n	No	AG7	DQ62	DQ31	DQ15	DQ7
3A	6	VREFBAND0	IO					LVDS3A_21p	No	AG2	DQ62	DQ31	DQ15	DQ7
3A	5	VREFBAND0	IO					LVDS3A_22n	Yes	AE6	DQ8n63	DQ8n31CQn31	DQ15	DQ7
3A	4	VREFBAND0	IO					LVDS3A_22p	Yes	AG6	DQ8n63	DQ8n31CQn31	DQ15	DQ7
3A	3	VREFBAND0	IO					LVDS3A_23n	No	AE4	DQ63	DQ31	DQ15	DQ7
3A	2	VREFBAND0	IO					LVDS3A_23p	No	AG4	DQ63	DQ31	DQ15	DQ7
3A	1	VREFBAND0	IO					LVDS3A_24n	Yes	AD5	DQ63	DQ31	DQ15	DQ7
3A	0	VREFBAND0	IO					LVDS3A_24p	Yes	AE5	DQ63	DQ31	DQ15	DQ7
CSS			GND							AB10				
CSS			TDO							W10				
CSS			TMS							AB6				
CSS			TRST							AF8				
CSS			TCK							Y9				
CSS			TDI							AE10				
CSS			MSELO							AE7				
CSS			MSEL1							AD7				
CSS			MSEL2							AB8				
CSS			#IO_PULLUP							AD8				
CSS			#STATUS							AF7				
CSS			CONF_DONE							AC8				
CSS			GND							AD10				
CSS			#CONFIG							AC8				
CSS			#CE							AB9				
CSS			#CS00							AB8				
CSS			#CS01							AF7				
CSS			#CS02							AF9				
CSS			AS_DATA0ASD0							AE9				
CSS			AS_DATA1							AG6				
CSS			AS_DATA2							AG5				
CSS			AS_DATA3							AE5				
CSS			DCLK							AD9				
CSS			ADCGND							G10				
			GND							J13				
			GND							H13				
			GND							K14				
			GND							L14				
			GND							M13				
			GND							J14				
			GND							A10				
			GND							A15				
			GND							A20				
			GND							A25				
			GND							K5				
			GND							AA10				
			GND							AA24				
			GND							AA25				
			GND							AA26				
			GND							AB17				
			GND							AB7				
			GND							AB22				
			GND							AB24				
			GND							AB27				
			GND							AB28				
			GND							AB7				
			GND							AC24				
			GND							AC25				
			GND							AC26				
			GND							AC4				
			GND							AD3				
			GND							AD1				
			GND							AD11				
			GND							AD16				
			GND							AD21				
			GND							AD24				
			GND							AD27				
			GND							AD28				
			GND							AD6				
			GND							AE13				
			GND							AE18				
			GND							AE24				
			GND							AE25				
			GND							AE26				
			GND							AE3				
			GND							AE8				
			GND							AF10				
			GND							AF15				
			GND							AF20				
			GND							AF24				
			GND							AF27				
			GND							AF28				
			GND							AF5				
			GND							AG12				
			GND							AG17				
			GND							AG2				
			GND							AG22				
			GND							AG24				
			GND							AG25				
			GND							AG26				
			GND							AG7				
			GND							AH14				
			GND							AH19				
			GND							AH26				
			GND							AH27				
			GND							AH4				
			GND							AH6				
			GND							B17				
			GND							B2				
			GND							B22				
			GND							B27				
			GND							B28				
			GND							B7				
			GND							C19				
			GND							C24				
			GND							C25				
			GND							C26				
			GND							C27				
			GND							C4				
			GND							C9				
			GND							D1				
			GND							D11				
			GND							D16				
			GND							D21				
			GND							D24				
			GND							D27				
			GND							D28				
			GND							D6				
			GND							E13				
			GND							E24				
			GND							E25				
			GND											

Bank Number	Index within IO Bank (2)	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	HPS Function (3)	Non-Dedicated Tx/Rx Channel	Dedicated Tx/Rx Channel	Soft CDR Support	F29	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND							K3				
			GND							L10				
			GND							L15				
			GND							L20				
			GND							L21				
			GND							L22				
			GND							L23				
			GND							L24				
			GND							L25				
			GND							L26				
			GND							M12				
			GND							M17				
			GND							M2				
			GND							M21				
			GND							M27				
			GND							M28				
			GND							N14				
			GND							N19				
			GND							N21				
			GND							N22				
			GND							N25				
			GND							N26				
			GND							N4				
			GND							N9				
			GND							P1				
			GND							P11				
			GND							P16				
			GND							P2				
			GND							P22				
			GND							P27				
			GND							P28				
			GND							R13				
			GND							R18				
			GND							R21				
			GND							R22				
			GND							R25				
			GND							R26				
			GND							R3				
			GND							R8				
			GND							T10				
			GND							T15				
			GND							T20				
			GND							T21				
			GND							T27				
			GND							T28				
			GND							U12				
			GND							U17				
			GND							U2				
			GND							U21				
			GND							U22				
			GND							U25				
			GND							U26				
			GND							V14				
			GND							V19				
			GND							V21				
			GND							V22				
			GND							V27				
			GND							V28				
			GND							V9				
			GND							W1				
			GND							W11				
			GND							W16				
			GND							W22				
			GND							W25				
			GND							W26				
			GND							Y13				
			GND							Y22				
			GND							Y23				
			GND							Y24				
			GND							Y27				
			GND							Y28				
			GND							Y3				
			GNDSENSE							T12				
			WCC							L11				
			WCC							L12				
			WCC							L16				
			WCC							L17				
			WCC							L18				
			WCC							L19				
			WCC							M10				
			WCC							M11				
			WCC							M15				
			WCC							M16				
			WCC							M19				
			WCC							M20				
			WCC							N10				
			WCC							N12				
			WCC							N13				
			WCC							N15				
			WCC							N16				
			WCC							N18				
			WCC							N20				
			WCC							P10				
			WCC							P12				
			WCC							P14				
			WCC							P17				
			WCC							P18				
			WCC							P19				
			WCC							P20				
			WCC							R10				
			WCC							R11				
			WCC							R14				
			WCC							R15				
			WCC							R16				
			WCC							R19				
			WCC							R20				
			WCC							T11				
			WCC							T14				
			WCC							T16				
			WCC							T17				
			WCC							T18				
			WCC							T19				
			WCC							U10				
			WCC							U14				
			WCC							U15				
			WCC							U18				
			WCC							U19				
			WCC							U20				
			WCC							V10				
			WCC							V11				
			WCC							V13				
			WCC							V15				
			WCC							V16				
			WCC							V17				
			WCC							W20				
			WCC							W12				
			WCC							W18				
			WCC							W19				
			WCCPT							M14				
			WCCPT							M16				
			WCCPT							V12				
			WCCPT							V18				
			DNU							AF23				
			DNU							AF24				
			DNU							H11				
			DNU							Y12				
			DNU							Y10				
			WCCPDM							W14				
			WCCPDM							Y14				
			TEMPD0DDen							H10				
			TEMPD0DDep							H11				
			WCC0A1							W13				
			WCCA_P1L							P13				
			WCCA_P1L							P15				
			WCC02A							AF15				
			WCC02A							AB12				
			WCC02A							AF14				
			WCC02J							AF20				
			WCC02J							AF19				
			WCC02J							Y18				
			WCC02K							B12				
			WCC02K							C14				
			WCC02L							F15				
			WCC02L							E18				
			WCC02L							H19				
			WCC02L							K18				
			WCC03A							AS				
			WCC03A							WB				
			WCC03A							Y8				
			WCC03B							TS				
			WCC03B							U7				
			WCC03B							Y4				
0A		VREFB2AND	VREFB2AND							W15				

Bank Number	Index within IO Bank (2)	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	HPS Function (3)	Non-Dedicated Tx/Rx Channel	Dedicated Tx/Rx Channel	Soft CDR Support	F29	DQS for X4	DQS for X8X9	DQS for X16X18	DQS for X32X36
2J		VREFB2LND	VREFB2LND							W17				
2K		VREFB2MND	VREFB2MND							E9				
2L		VREFB2LND	VREFB2LND							K16				
3A		VREFB3MND	VREFB3MND							W9				
3B		VREFB3MND	VREFB3MND							U9				
			VREFN_ADC							J10				
			VREFP_ADC							K10				
			NC							G14				
			NC							K11				
			NC							K12				
			NC							F12				
			NC							G16				
			NC							D12				
			NC							J12				
			NC							H12				
			NC							F14				
			NC							G13				
			NC							J15				
			NC							H15				
			NC							F16				
			NC							E12				
			NC							G15				
			NC							K15				
			NC							F13				
			NC							J9				
			NC							K9				
			NC							G9				
			NC							F9				
			NC							L8				
			NC							L9				
			NC							J8				
			NC							H8				
			NC							F7				
			NC							F8				
			NC							F8				
			NC							G8				
			NC							D7				
			NC							G7				
			NC							A7				
			NC							A6				
			NC							E7				
			NC							E6				
			NC							C6				
			NC							C6				
			NC							B6				
			NC							B5				
			NC							G6				
			NC							F1				
			NC							D6				
			NC							E1				
			NC							M9				
			NC							C1				
			NC							R9				
			NC							B1				
			NC							K8				
			NC							H3				
			NC							H8				
			NC							J8				
			NC							G7				
			NC							G3				
			NC							P6				
			NC							F3				
			NC							M7				
			NC							F2				
			NC							L5				
			NC							E2				
			NC							D2				
			NC							C2				
			NC							D3				
			NC							D4				
			NC							A2				
			NC							A3				
			NC							F1				
			NC							E4				
			NC							A4				
			NC							B4				
			NC							B3				
			NC							C3				
			NC							G5				
			NC							G6				
			NC							N5				
			NC							P5				
			NC							M5				
			NC							M6				
			NC							K5				
			NC							J5				
			NC							R6				
			NC							R7				
			NC							N6				
			NC							P7				
			NC							P9				
			NC							P8				
			NC							L7				
			NC							M8				
			NC							K7				
			NC							J7				
			NC							G4				
			NC							H5				
			NC							L1				
			NC							K6				
			NC							N7				
			NC							N8				
			NC							H6				
			NC							H7				
			WCH0_GXBL							M22				
			WCH1_GXBL							T22				
			WCCR_GXBL1C							V23				
			WCCR_GXBL1C							V24				
			WCCR_GXBL1D							P23				
			WCCR_GXBL1D							P24				
			WCCT_GXBL1C							T23				
			WCCT_GXBL1C							T24				
			WCCT_GXBL1D							M23				
			WCCT_GXBL1D							M24				
			WREF_BL							AH25				
			WREF_TL							C28				
			WCERAM							R12				
			WCERAM							R17				
			WCOLSENSE							T13				
			WCOP							N11				
			WCOP							N17				
			WCOP							U11				
			WCOP							U13				
			WCOP							U16				
			VSIGN_0							E11				
			VSIGN_1							G11				
			VSGFP_0							E10				
			VSGFP_1							F11				

Notes:  
(1) For more information about pin definition and pin connection guidelines, refer to the [Arria 10, GT, GX, and SX Device Family Pin Connection Guidelines](#).  
(2) For more information about the external memory interface schemes of the pins with indices, refer to the [Arria 10EMIF.xls](#).  
(3) For more information about the Hard Processor System functions of the corresponding pins, refer to the [Arria 10HPS.xls](#).

Version Number	Date	Changes Made
1.0	8/19/2015	Initial release.
1.1	3/24/2017	Rebranded as Intel.